

# μPC1486C, 1487C

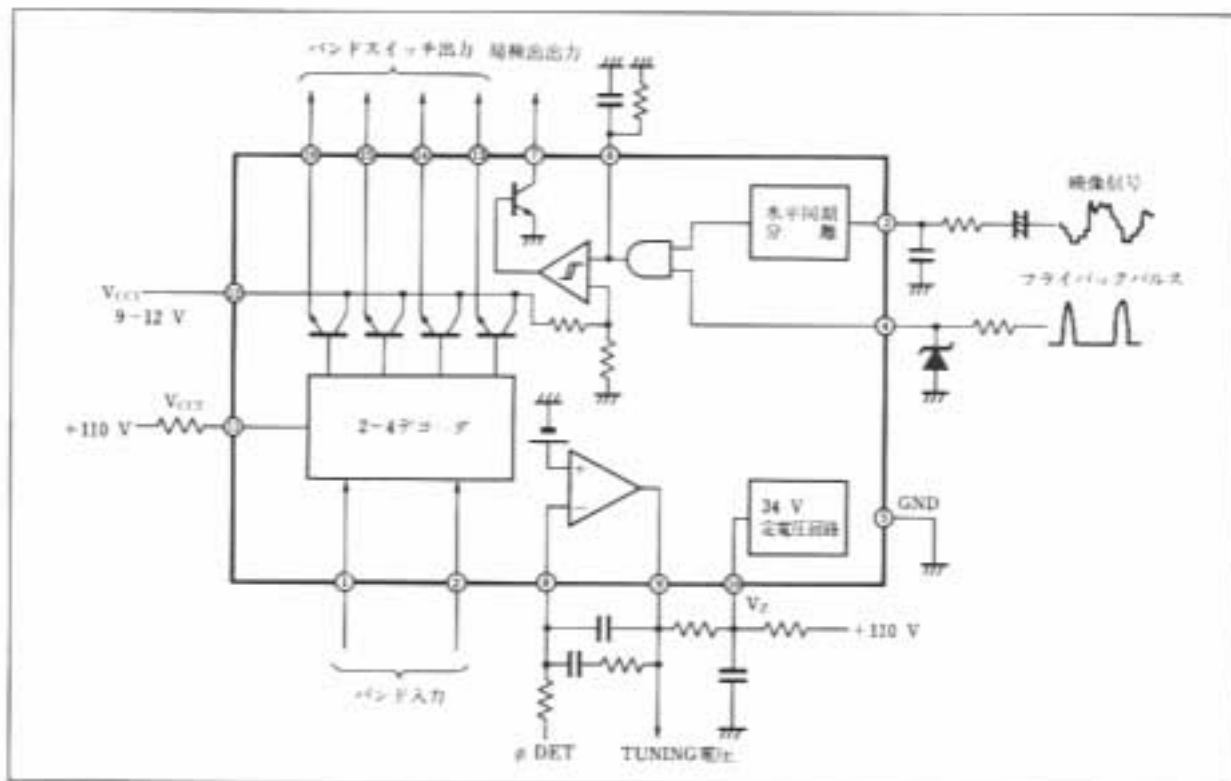
## TV用DTSインタフェース

μPC1486C, 1487Cは、TVのPLLデジタルチューニングシステムのインタフェース用として開発されたICで、周辺ブロックをすべて取り込んでいますので、周辺部品の大幅な削減が可能です。μPD1709 (PLL+コントローラ)、1712, 1721, およびμPB568 (プリスケータ) との組み合わせにより、小形で高性能なデジタル選局システムが構成できます。

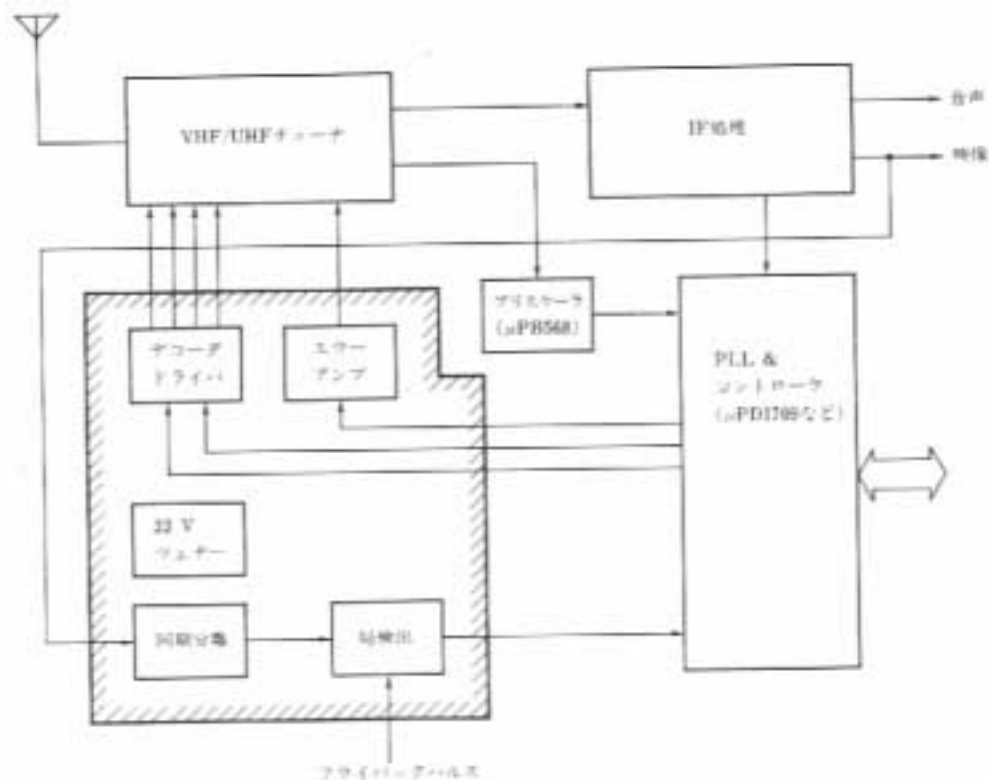
### 特徴

- PLLシステムの周辺ブロックをすべて1チップ化。
- 局検出用に同期分離回路内蔵。
- 局検出レベルは外部調整可能。
- バンドスイッチ出力は大電流で低飽和電圧。  
 $V_{sat} = 0.3 \text{ V TYP.}$      $I_{OM} = -40 \text{ mA}$
- 選局用電源 (34 V TYP.) 内蔵。
- パッケージ    16 pin プラスチック DIP パッケージ。

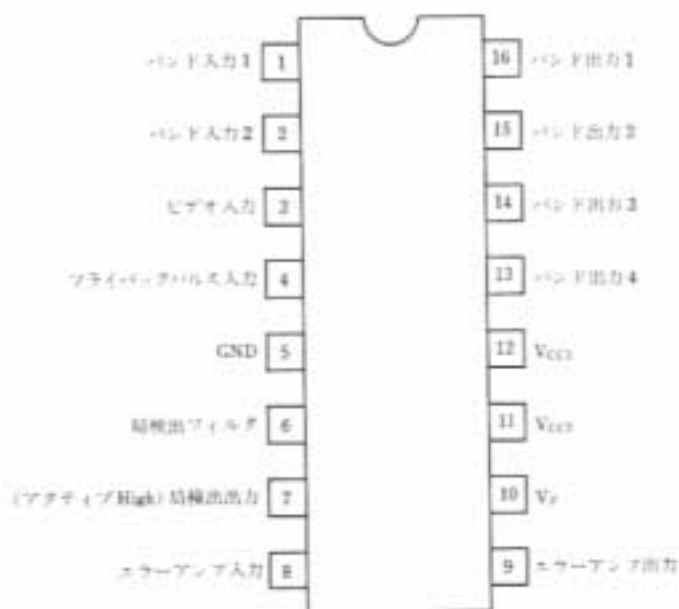
### ブロック図



システムブロック図



端子接続図 (Top View)



絶対最大定格 ( $T_a = 25\text{ }^\circ\text{C}$ )

項 目	略 号	条 件	定 格	単 位
電 源 電 圧	$V_{CC1}$		14.4	V
バンド出力電流	$I_{OH}$		-60	mA
バンド出力印加電圧	$V_{OL}$		-15	V
ツェナー端子電流	$I_Z$		15	mA
局検出出力印加電圧	$V_{IM}$		$V_{CC1}$	V
バンド入力電圧	$V_I$		$0 - V_{CC1}$	V
ビデオ信号入力電圧	$V_{CV}$		0 - 5	V
エラーアンプ入力電圧	$V_{AI}$		$0 - V_{CC1}$	mA
エラーアンプ出力電流	$I_{AO}$		-5	mA
フライバックパルス入力電圧	$V_{FBP}$		$V_{CC1}$	$V_p$
パッケージ許容損失	$P_D$	$T_a = 65\text{ }^\circ\text{C}$	600	mW
動 作 温 度	$T_{op}$		-20 ~ +65	$^\circ\text{C}$
保 存 温 度	$T_{stg}$		-40 ~ +150	$^\circ\text{C}$

4

## 推奨動作範囲

項 目	略 号	推 奨 値	単 位
電 源 電 圧	$V_{CC1}$	8.1 - 13.2	V
バンド信号高レベル入力電圧	$e_{OH}$	3.2 - 5.5	V
バンド信号低レベル入力電圧	$e_{OL}$	0 - 0.8	V
ビデオ信号入力電圧	$e_{CV}$	2	$V_{RMS}$
フライバックパルス入力電圧	$e_{FBPH}$	5.0 - 8.0	$V_p$
フライバックパルス入力電圧	$e_{FBPL}$	0 - 0.7	V
端子 11 流入電流	$I_{11}$	5 - 6	mA

電気的特性 (T<sub>a</sub> = 25 ± 3 °C, V<sub>CC</sub> = 12 V)

項目	略号	測定条件	MIN.	TYP.	MAX.	単位
回路電流	I <sub>CC</sub>	エラーアンプ出力 High バンド出力 V <sub>CC</sub> に接続	2.0	6.0	12.0	mA
バンド入力スレッショルド電圧	V <sub>ITH</sub>		1.0	2.0	3.0	V
バンド出力飽和電圧	V <sub>sat</sub>	I <sub>OL</sub> = -40 mA, I <sub>I1</sub> = 5 mA	-	0.3	0.7	V
バンド出力リーク電流	I <sub>OL</sub>	V <sub>OL</sub> = -15 V	-	-	-50	μA
ツェナー安定化電圧	V <sub>Z</sub>	I <sub>Z</sub> = 5 mA	32	34	36	V
安定化電圧温度係数	dV <sub>Z</sub> /dT	T <sub>a</sub> = -20 ~ +65 °C, I <sub>Z</sub> = 5 mA	-5	0	+5	mV/°C
動作抵抗	V <sub>Z</sub>	I <sub>Z</sub> = 5 mA	-	10	25	Ω
エラーアンプ入力バイアス電流	I <sub>BIAS</sub>		-	-	200	nA
エラーアンプ最小出力電圧	V <sub>satL</sub>	R <sub>L</sub> = 8.2 kΩ	-	0.2	0.5	V
エラーアンプ最大出力電圧	V <sub>satH</sub>	R <sub>L</sub> = 8.2 kΩ	V <sub>Z</sub> - 1.5	V <sub>Z</sub>	-	V
エラーアンプ基準入力電圧	V <sub>ref</sub>		1.5	2.0	2.5	V
コンパレータ基準電圧 1	V <sub>ref1</sub>	無信号 → 有信号	6.5	7.0	7.5	V
コンパレータ基準電圧 2	V <sub>ref2</sub>	有信号 → 無信号	4.5	5.0	5.5	V
局検出出力低レベル電圧	V <sub>OL</sub>	I <sub>OL</sub> = 1 mA	-	0.2	0.5	V
局検出出力リーク電流	I <sub>OL</sub>	V <sub>TH</sub> = 13.2 V	-	-	5	μA

バンド出力形式

パターン A (μPC1486C)

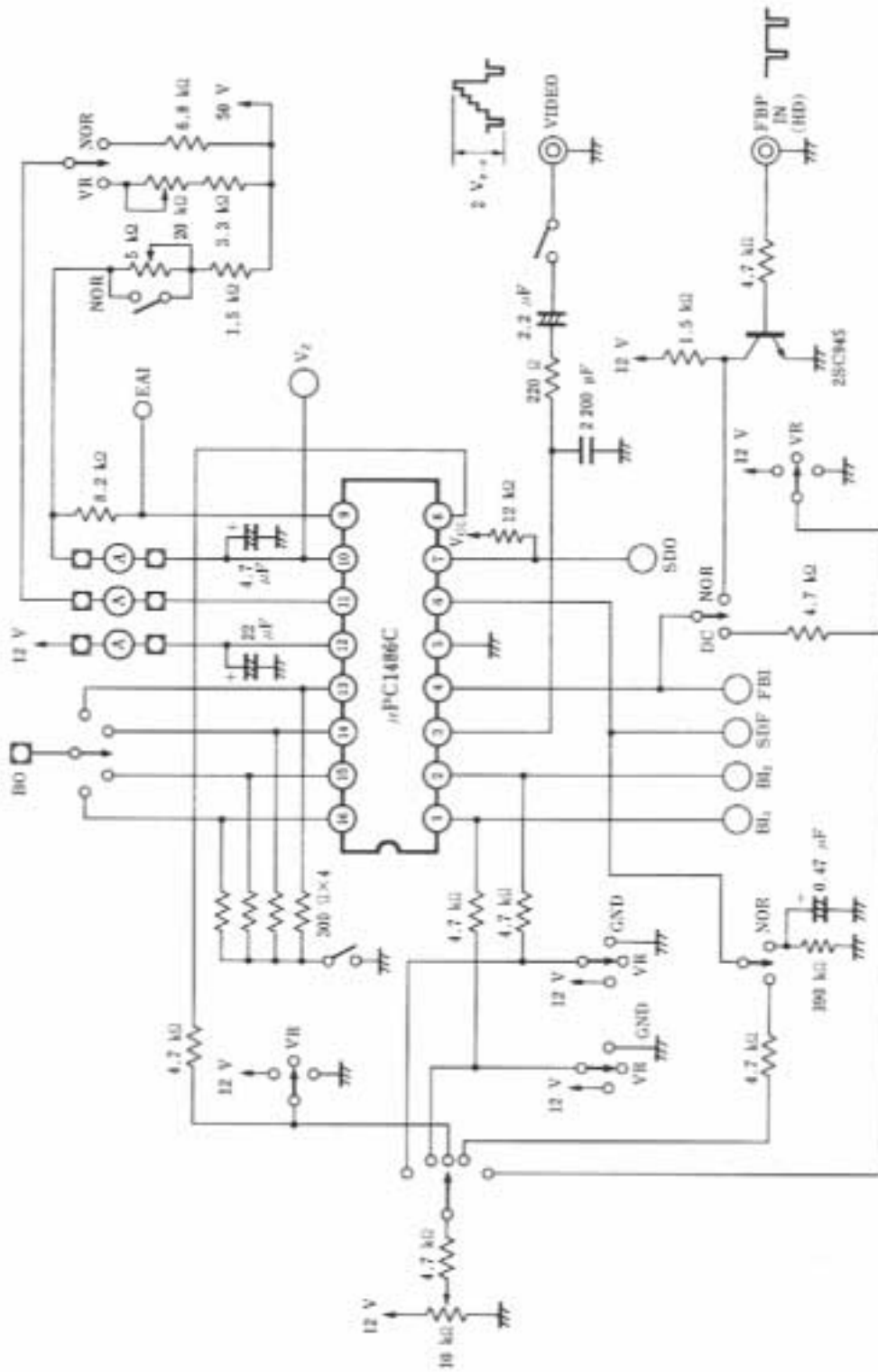
BIN <sub>1</sub>	BIN <sub>2</sub>	BAND <sub>1</sub>	BAND <sub>2</sub>	BAND <sub>3</sub>	BAND <sub>4</sub>
L	L	H	Z	Z	Z
H	L	Z	H	Z	Z
L	H	Z	Z	H	Z
H	H	Z	Z	Z	H

パターン B (μPC1487C)

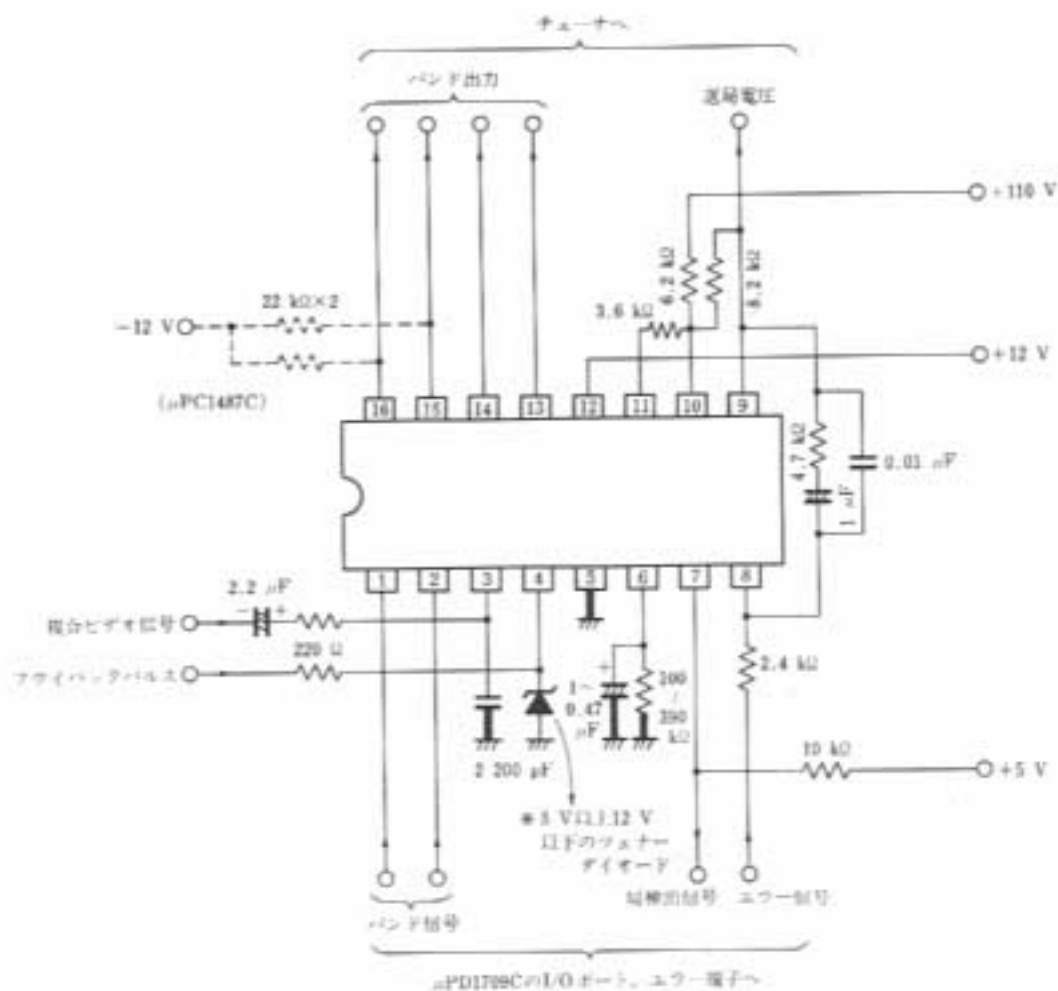
BIN <sub>1</sub>	BIN <sub>2</sub>	BAND <sub>1</sub>	BAND <sub>2</sub>	BAND <sub>3</sub>	BAND <sub>4</sub>
L	L	Z	Z	H	Z
H	L	H	Z	H	Z
L	H	H	H	H	Z
H	H	H	Z	Z	H

Z: ハイインピーダンス

測定回路図



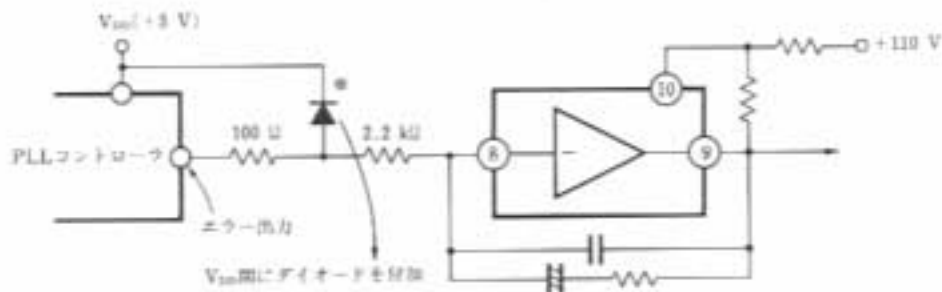
応用回路例



注) PLLコントローラとのインタフェースについて。

本IC (μPC1486C) の $V_{CC1}$ がOFFとなり、34 V ツェナーに電圧が印加されている状態におちいると、フィルタアンプの帰還容量を介してフィルタアンプの入力側に34 Vが過渡的に印加されてしまい、PLLコントローラのチャージポンプ出力をラッチアップさせたりする可能性があります。

以下のアプリケーションでインタフェースを行ってください。



16ピン・プラスチック DIP (300 mil) 外形図(単位: mm)

